

IMPROVED MEMS WAFER-LEVEL PACKAGE

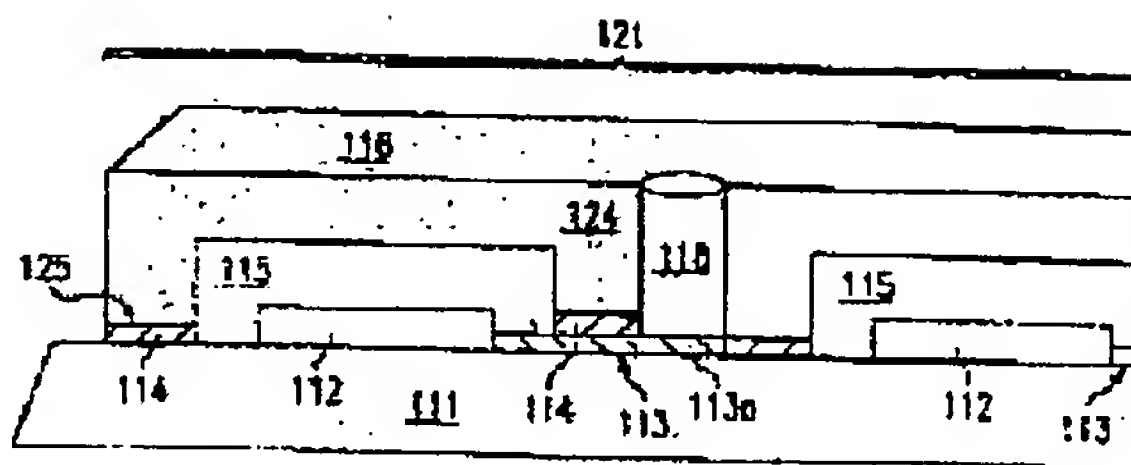
Publication number: JP2001144117
 Publication date: 2001-05-25
 Inventor: JOHN W OAKATTO; ANDREW STEVEN DOWA; TSUEN FWAN RIN
 Applicant: TEXAS INSTRUMENTS INC
 Classification:
 - international: H01L21/56; H01L21/02; (IPC1-7): H01L21/56
 - european:
 Application number: JP20000305183 20001004
 Priority number(s): US19990157560P 19991004

Report a data error here

Abstract of JP2001144117

PROBLEM TO BE SOLVED: To provide a method for packaging micro electro-mechanical system(MEMS) which is built on a wafer on the smallest scale and under optimum conditions, by using current manufacturing technology before dividing it into individual chips.

SOLUTION: Enclosed cavities are formed by bonding a silicon cap wafer 116 provided with cavities 115, in each of which MEMS can be housed by etching and a silicon wafer 111, on which active circuits 112 are built by a thin film 114 of glass and a cavity sidewall 125. A conductor 113 is formed of a minimum length and a bonding wire is connected to a contact pad 113a through a hole 118, when the conductor is divided and ultimately incorporated in the system.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2001-144117

(P2001-144117A)

(43)公開日 平成13年5月25日(2001.5.25)

(51)Int. Cl.⁷

識別記号

H01L 21/56

FI

H01L 21/56

テ-7コ-ド(参考)

G

R

審査請求 未請求 請求項の数2 OL

(全10頁)

(21)出願番号 特願2000-305183(P2000-305183)

(22)出願日 平成12年10月4日(2000.10.4)

(31)優先権主張番号 157560

(32)優先日 平成11年10月4日(1999.10.4)

(33)優先権主張国 米国(US)

(71)出願人 590000879

テキサス インスツルメンツ インコーポ
レイテッド

アメリカ合衆国テキサス州ダラス, ノース
セントラルエクスプレスウェイ 13500

(72)発明者 ジョン ダブリュ、オアカット

アメリカ合衆国 テキサス、リチャードソ
ン、エヌ、チェイエン ドライブ 1800

(72)発明者 アンドリュー スチーブン ドワ

アメリカ合衆国 テキサス、プラノ、カー
ディガン ドライブ 5829

(74)代理人 100066692

弁理士 浅村 皓 (外3名)

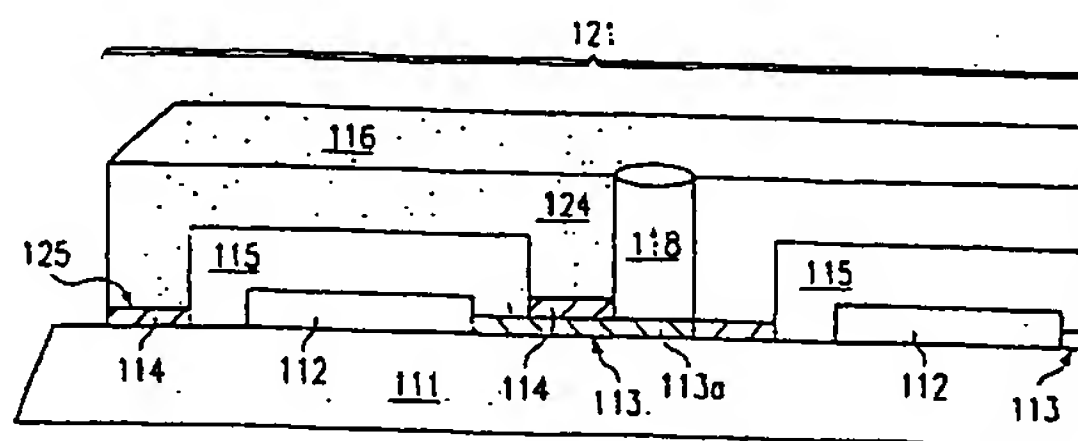
最終頁に続く

(54)【発明の名称】改良式MEMS ウェハーレベル・パッケージ

(57)【要約】 (修正有)

【課題】現状の製造技術を用い個々のチップに切り別ける前にウェハ上に作り込んだマイクロ電気機械式装置を最小、最適にパッケージする方法を提供する。

【解決手段】マイクロ電機装置を収納し得るキャビティ115をエッチング加工により設けたシリコンキャップウェハー116と能動回路112を作り込んだシリコンウェハー111を、薄膜ガラス114及びキャビティ側壁部125で接着することにより密閉されたキャビティが形成される。導体113は最小の長さに作られ、切り別けられて最終的に装置に組込まれるときには、ワイヤボンドはホール118を通してコンタクトパッド113aに接続される。



【特許請求の範囲】

【請求項1】 マイクロ電気機械式ウェハーレベル封止装置において、

半導体基板ウェハー上に作り込んだ複数の装置と、シリコンウェハーから形成したキャップウェハー、前記基板ウェハー上の能動装置に対応するパターンにエッチングした所定高さのキャビティのアレイ、及びエッチングされない領域を覆うガラスから成る薄膜と、前記個別装置のおのおのが所定寸法のキャビティ中に封止されるように接着剤として前記薄膜ガラスを使用して前記キャップウェハーを前記半導体ウェハーに接着することによって形成したハーメチック・シールと、前記半導体ウェハー上に作り込んだ各装置との電気的結合をもたらす前記基板ウェハーの表面に形成した少なくとも1つの導体と、前記キャビティの外部から前記導体のおのおのに対するアクセスをもたらす前記キャップウェハー中に作り込んだホールのアレイと、を具備したことを特徴とするマイクロ電気機械式装置。

【請求項2】 マイクロ電気機械式ウェハーレベル封止装置を形成する方法において、

各装置と電気的に結合する表面に少なくとも1つの導体を有する半導体基板ウェハー上に作り込んだ複数の装置をもたらす段階と、

前記基板ウェハー上の能動装置に対応するパターンにエッチングした所定高さのキャビティのアレイを有するシリコンウェハーから形成したキャップウェハー、エッチングされない領域を覆うガラスから成る薄膜、及び前記導体のおのおのに対するアクセスをもたらす前記キャップ中に作り込んだ少なくとも1つのホールをもたらす段階と、

前記基板ウェハー及びキャップウェハーを位置合せする段階と、

各個別装置を所定寸法のキャビティ中に封止するように前記薄膜ガラスを接着剤として使用して加熱によって前記キャップウェハーを前記半導体ウェハーに接着する段階と、

ウェハー集合体を個々のチップに切断する段階と、を具備したことを特徴とする前記方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は一般に半導体パッケージングに関し、特にマイクロ電気機械式装置用のパッケージに関する。

【0002】

【従来の技術】 マイクロ電気機械式装置 (MEMS: Micro electromechanical devices) は半導体ウェハーの表面に極めて微細なメカニズムを形成するのに半導体技術を利用している。これらの装置は、例えば加速度計、圧力センサ、アクチュ

エータ、及び他の型式のセンサ等、広範囲の使用を有している。それらのサイズに起因して、極めて微細なメカニズムは取扱いからのダメージ、微粒子、空気の流れ及び湿気に対して極端に傷つけられ易く、このため、装置のパッケージングは従来の集積回路に比してはるかに多くの課題を提供している。多くの装置は装置を自由に動かすようにすべく装置を囲むキャビティを必要とする可動部を有しており、大部分に対して、各装置はキャビティを有するセラミックまたは金属のパッケージ中にパッケージされている。しかしながら、これらのオプションは双方共、価格が高く、貧弱に自動化したプロセスであり、ウェハー上の個々の装置を分離する際の切出しプロセスから生じる微粒子の問題は解消していない。更に、これらのオプションは装置の信頼性及び性能を必ずしも最適化するものではない。

【0003】 この問題をうまく処理する試みにおいて、個々のチップに分離する前に、この種の装置はウェハーレベルで封止されていた。このことは分離及びパッケージングプロセスの際に生じる保護されていないメカニズムに対するダメージを回避する技術をもたらす。ウェハーレベルのパッケージングについての極めて初期の作業では、最終的なウェハー処理段階の際に装置はシリコン酸化物から成る厚膜層で覆われていた。このことは勿論、可動部を有する装置にとって完全に不十分であった。

【0004】 更に満足のいく解法は、参照によって本願に組み込まれるヴィ. ジェー アダムス (V. J. Adams) 他による米国特許第5,323,051号に提供されている。この特許はキャップを形成すべく基板に第2のシリコンウェハーを固着した状態でシリコンウェハー基板にて能動装置を有するウェハーと、個々の装置を取り囲むフリットガラスから形成したキャップ上の壁部のパターンとを説明している。壁部は各装置を取り囲むようにパターンニングされて、ガラスを加熱することによってキャップ及び基板を接着した後に、各ユニットの周囲にハーメチックパッケージを形成できるようにしている。キャップ中のホールは、フリットガラス壁部封止を通り抜ける電極に対する電気的接続に対して設けられる。2枚のウェハーの接着に続いて、各装置は切出しプロセスから生じる異物に対して最小の関心を払った状態で分離され、各装置はハーメチックキャビティ中に収められる。シリコンウェハー基板及びキャップシリコンウェハー間の一致した熱膨張係数、各装置の保護、及び低コストのプラスチックパッケージへの個々の装置のアセンブリに対する潜在的可能性を含め、この従来技術のアプローチには多くの利点がある。

【0005】

【発明が解決しようとする課題】 しかしながら、既存技術に対する製造プロセスはウェハー製造の技術的現状及び/又はプラスチックアセンブリの施設と両立できるも

のではない。セラミックパッケージ及び基板の製造に以前は使用されていたが、現在の高容積半導体処理施設に関して不定型であるフリットガラス化合物をスクリーン印刷する技術を利用している。更に、ウェハの表面に渡って比較的厚いフリットガラスをバタニングすることにより、各装置の能動領域へ溶融したガラスを流し込むことまたは流出させることは勿論、スタンドオフの高さの非均一性を被る。能動回路群に対してガラス膜が流出し得るということは、この種の問題を回避するのに大きな周囲が許容されることを必要とすることによって、所定の基板上にアセンブルすることができる装置の数を減少させることとなる。ガラスの流込みを回避するのに必要な大きな周囲領域はまた、能動回路及び接触パッド間の導体長さが長いことを必要とすることによって、リードのインダクタンスが増大することとなる。

【0006】ウェハ製造からまたはプラスチックパッケージ・アセンブリから技術的現状の高容積製造技術を利用することによって、ウェハを個々のチップに切り出す前に半導体ウェハ上に作り込んだマイクロ電気機械式装置をパッケージ化する方法に対する必要性が存在している。この方法は、マイクロ機械式部分が自由に動ける十分に制御したキャビティをもたらし、装置の熱的特性と近密に一致する熱的特性を有し、電気的接触のためのアクセスを可能にし、かつ装置性能に対して最適化する必要がある。

【0007】

【課題を解決するための手段】本発明は改良式ウェハレベルの封止型マイクロ電気機械式装置及び半導体ウェハ上に作り込んだ装置の製造方法を提供する。各能動装置はキャップの異方性エッチングによってパターン化されるキャビティを有するキャップウェハを接着することによってダイシングを行う前にウェハレベルで封止される。各キャビティは能動回路の位置に対応しており、エッチングされない各部分はバタニングしたマスクを通してスパッタリングされたガラスから成る薄膜によって頂を付けた壁部をもたしている。キャップウェハはガラス膜をリフローすると共に各能動回路の周囲にハーメチックキャビティを形成することによって基板に固着される。テストプローブ及びボンドワイヤ用の開口部は、2枚のウェハの位置合せ及びガラスのリフローを行う前にキャップウェハを通して設けられる。アセンブルされた各ウェハは従来のテスト装置を用いたプロービング (probing) によってウェハ形態のまま電気的にテストされる。テストされる各装置は、自動化ソー (automated saw) を用いたダイシング、リードフレームへの各装置の固着、キャップ中の開口部を通したワイヤボンディング、及びプラスチック成型化合物を用いた封止を含んだ従来のプラスチック成型パッケージアセンブリ技術を用いて引き続き

処理される。

【0008】各ウェハの薄膜ガラス封止で結合された、エッチング済みのキャビティ及び壁部の精度は能動領域へのガラスの流れ出しまたは流込みを最小化することによって、回路及びコンタクトを極めて近接して距離を保つことを可能にし、このことはウェハ上のより高密度の回路及びより低い抵抗率を有する短いコンタクトリードを支援するものである。

【0009】基板及び凹型キャップウェハを接着する代替的方法是ガラスよりもむしろ半田のリフロー処理を利用する。利点は低温処理、回路を取り囲むアースリングに対するポテンシャル、及びエリアアレイパッケージと半田コンタクトの両立性を含んでいる。

【0010】双方の実施例共に、ウェハ製造及びパッケージングアセンブリ・サイトの技術的現状での現在の生産において製造装置及びプロセスを利用している。

【0011】

【発明の実施の形態】図1は半導体装置112がウェハレベルパッケージ121アセンブリ内のキャビティに封止されているマイクロ電気機械式 (MEM: micro-electromechanical) 装置の断面図を示している。好ましい実施例では、装置112は容量変化によって制御されるマイクロ電気機械式スイッチを備えたRF回路である。装置112は、ウェハが複数の別個のチップに切り出される前のシリコンのウェハを備えたシリコン基板ウェハ111上に作り込まれている。キャップウェハ116は所定位置でこのキャップウェハを完全に突き抜けている複数のホール118を設けることによって準備される。エッチング済みキャビティ115のパターンは、その位置が基板ウェハ上の装置112のパターンに対応している所定の寸法を有する。ガラスから成る薄膜114はキャップウェハの未取り付け部分、即ち、キャビティ壁部124の頂125部分に被着されている。このパターンは、装置112はキャビティ壁部124によって完全に取り囲まれているが、MEMの可動部分は全方向に移動するのに自由となっているものである。

【0012】穴をあけるかまたは異方性エッチングによって形成したキャップウェハ116中の各ホール118によって、電気的に装置に結合した導体リード113から伸長するコンタクトパッド113aにアクセスできるようになっている。装置回路はキャップ中のホール118を通して位置決めしたテストプローブを用いることによって電気的にテストし得る。引き続き、各装置が最終パッケージ中にアセンブルされるときにワイヤボンドはホール118を通してコンタクトパッド113aに接続されることとなる。

【0013】キャップウェハ116は被着した薄膜ガラス114を接着剤として使用して半導体基板ウェハ111に接着される。接着は2枚のウェハを位置合せ

することと、ガラスを有するキャップウェハー及び基板ウェハーを十分に高い温度まで加熱してガラスを熔融することと、続いてガラスを固化すべく冷却することとを含んでいる。このようにして、半導体ウェハーレベルのパッケージは、半導体基板、キャップウェハー及びガラス薄膜を有するキャビティ壁部の組合せによって形成した所定寸法のキャビティ115中に気密封止した装置112を有するキャップ付きウェハー構造体の一部分として形成される。薄膜被着及びリフローに好適なガラスは当業者にとって周知である。

【0014】比較のために、図2は半導体装置12がウェハーレベルのパッケージ21内に封止されている周知技術の1装置の断面図を示している。装置12はウェハーが複数の別個のチップに切り出される前の半導体材料から成るウェハーを備えた半導体基板ウェハー11上に作り込まれている。キャップウェハー16はこのキャップウェハーを完全に突き抜けて伸長する複数のホール18を設けることによって準備される。所定寸法を有する複数のフリットガラス壁部14はキャップウェハー16上に配置されている。所定のパターンは、装置12がフリットガラス壁部によって完全に取り囲まれることとなるといったものである。フリットガラス壁部14は有機結合機及びフリットガラスの混合物のスラリーにパターンニングしたスクリーンを介してシルクスクリーニングを施すことによって被着されており、この際、有機結合機は焼失し、ガラスは2枚のウェハーの接着を可能にする温度に加熱される。

【0015】周知技術の装置12が可動部分を有する電気機械式装置であれば、フリットガラス壁部14は装置の制限されない移動を可能にする十分な高さに維持されることが必要である。有機結合機の焼失及び過熱の際のガラスのスランピングの双方に起因するフリットガラス壁部の高さの変化は各ウェハーの全表面に渡って均一に制御するのが困難である。更に、キャップウェハーの重量がフリットガラスの加熱の際にガラス壁部がつぶれる確率を大きくする。

【0016】重要な困難性は、能動装置12の領域及びキャビティ壁部を形成するのに必要なフリットガラスの容積を有する電氣的コンタクト領域13に極端にガラスが流れたり流れ出したりすることから予期し得る。ガラスのリフロー及び流れ出しの特性は順次、フリットガラスによって形成する側壁部と能動及びコンタクト領域の間の空間がガラスの汚染を回避するのに比較的大きく、これによって増大した抵抗率を有する長い導体経路を押しやることを要求する。

【0017】図1に図示するように、シリコンのキャップウェハー116の異方性エッチングによって形成する本発明のキャビティ壁部124は、能動回路112及び導体コンタクトパッド113aの双方と極めて近接して一定の距離を保っている。装置製造の際にパターンニング

した金属トレース113は装置に対する電氣的結合をもたらすと共に、コンタクトパッド113aで終端している半導体基板ウェハー上の複数の電極を形成している。極めて短い導体長さの利点は、ウェハー当りの装置の数が増大することと、各導体の抵抗がより小さく、このため制御式電気パラメータに対する要求を維持することである。

【0018】シリコン基板111及びキャップ116双方は厚さが0.2から0.5mmの範囲にあり、理想的熱膨張及び引張り応力特性のために、封止ガラス上の応力は最小に保たれる。工業上周知の技術を用いて異方性エッチングされたキャビティ壁部は厚さが0.05から0.2mmの範囲にある。

【0019】図3は第1125及び第2135の主面を有するキャップウェハー116の一部分の概略的断面図を提供している。ホール118のアレイはシリコンウェハー116を通して穿たれるかまたは完全にエッチングされている。所定寸法のキャビティ115のアレイはシリコンウェハーの異方性エッチングによってパターンニングされて、正確な寸法の比較的薄いシリコン壁部124を残している。ガラス114の薄膜はキャビティ壁部125の頂部面に対応するアパーチャのアレイを有するマスクを通してスパッタリングを行うことにより被着される。ガラス膜114は0.5から5.0 μ mの範囲にある。ガラスのパターン解像度は、基板及びキャップウェハーの間に封止をもたらすために壁部124の頂部面が覆われる限り余り重要ではない。各装置は一定の距離を保って、アセンブルしたウェハーを引き続き個々の装置に切り分けるためのスクライプストリート126のアレイをもたらすようになっている。スパッタリングによる封止ガラスの被着には、集積回路装置の製造において周知で認められる装置及びプロセスが利用される。

【0020】図3bはキャップウェハーの第2の面135の一部分の概略図を提供している。スクライプストリート126のアレイはアセンブルした装置を分離するために設けられている。ウェハーを突き通るホール118は各装置領域内に設けられている。破線127はキャビティ壁部の位置及び領域を表わしている。

【0021】2枚のウェハーは一般に、接着プロセスに先立って位置合せピンが挿入される各ウェハーに形成した位置決めホールを用いて位置合せされる。上部及び下部装置を同時に検視するためのビジョンシステムはフリップチップ装置を位置合せするために一般に工業上使用される。キャップ付きウェハーの集合体は、温度プロファイリング及び加熱能力は勿論のこと、制御された環境を有するチャンバ内に導かれる。制御された雰囲気中にある間、キャップウェハー及び半導体ウェハーは加熱されて相互に接着して、半導体ウェハーレベルのパッケージを形成する。この接着によって、キャビティ内で制御された雰囲気を捕えたキャップ付きウェハー構造体が気

密封止される。接合部上で最小応力を保証するために、チャンバはガラス製造業者によって規定されたプログラムレートで冷却される。種々のガラスに対する処理温度プロファイル及び所要の雰囲気はガラス供給業者によってもたらされ、工業上既知である。キャップ付きウェハー構造体は電氣的にテストされ、次いでソーイング、即ち工業上周知の方法によって複数の個別チップに切り出される。電氣的に良品の各装置は次いで、外部コンタクトを有する最終パッケージにアセンブルするために準備ができています。

【0022】図4aは低コスト高容積プラスチックパッケージ420として完全にアセンブルされた好ましい実施例の個別のMEM装置401の断面図を提供している。キャップウェハーに接着した能動シリコン基板を有するウェハーレベル封止MEM装置のアレイは、従来の自動化ダイシングソーを使用して切り出され、個々の電氣的に良品の装置のおのおのは接着剤によってリードフレーム・ダイパッド421に固着される。ワイヤボンダ424は装置キャップ中のホールを通してコンタクトパッド413aにつながれると共に、リードフレームのインナリード422に固着される。接着された装置は、周知で工業上の高容積生産に使用される射出成形技術を使用して高分子成形材料425によって封止される。

【0023】プラスチックアセンブリのための処理温度は、キャップ及び基板ウェハーを接着するのに使用する封止ガラスのリフロー温度よりも十分低い。能動装置は気密封止されて、化学的及び微粒子汚染から保護される。

【0024】図4bは個々の装置に切り出され、ワイヤボンディングされ、かつプラスチックパッケージ420中に封止されるウェハーレベル封止MEM装置401の切取図を示している。全体の全ての導体は勿論、能動回路401及びコンタクトパッド413a間の短いオンチップ薄膜導体413、短いワイヤボンダ424及びリード422の対称性によって、比較的低い抵抗率を有する容易に制御される電氣的パラメータのための手段がもたらされる。

【0025】本発明の代替的实施例を図5の断面図に示す。この実施例は複数の別個のチップに切り出す前に半導体基板ウェハー511上に作り込まれたMEM501ウェハーレベル封止装置512を提供するものである。キャップウェハー516は、所定位置においてこのキャップウェハーを完全に突き抜けて伸長する複数のホール518を設けることによって準備される。エッチングしたキャビティ515のパターンその位置が基板ウェハー511上の装置512のパターンに対応する所定の寸法を有する。半田層544はキャップウェハーのエッチングされていない部分、即ちキャビティ壁部524の頂部面に被着される。このパターンは、装置512はキャビティ壁部524によって完全に取り囲まれているが、M

EMの可動部分は全方向に自由に動けることとなるというものである。キャップウェハー516のホール518は好ましい実施例にあったように設けられている。キャップウェハー516は半田を接着剤として使用して半導体基板ウェハーに接着されて、各ウェハーを固着すると共に、各キャビティを封止するようになっている。

【0026】図6a及び6bは半田シール式ウェハースケール封止MEM装置のための金属及び絶縁体の各層のより詳細な構成を提供している。図6aにおいて、能動回路611及びコンタクトパッド613aの間の導体613は、能動回路上にパッシベーションを設けるのと同様の材料及び技術を使用して、 SiO_2 、 Si_3N_4 またはその組合せから成る誘電体膜625を被着することによって半田及び半田付け可能な金属から電氣的に絶縁されている。膜625をパターニングしかつエッチングして、コンタクトパッド613aを露出すると共に、MEM動作との如何なる干渉をも回避している。AuまたはPd等の半田と両立可能な薄膜金属層630が、半田シールによって基板がキャップウェハーに接着されることとなる領域に設けられている。この種の半田付け可能な金属は絶縁物及び半田付け可能な金属との間に接着層626を必要とする。一般に、工業上既知の接着層はCu、CrまたはTi/Wであり、半田付け可能な金属はPd及びAuである。金属層626及び630は工業上周知で、一般にフリップチップ及び基板処理に使用される技術を用いてCVDまたはスパッタリング及びエッチングにより被着される。

【0027】図6bにおいて、好ましい実施例に対して説明したように半導体キャップウェハー616がパターニングされ、ホール618が設けられ、かつキャビティ615がエッチング形成される。図6bに示すように、ウェハー全体は二酸化シリコン、窒化物またはその組合せから成るブランケット層641を、所定寸法及び位置のキャビティ630のアレイとウェハーを完全に突き抜けたホール618を有するウェハー上に被着することによって絶縁されている。接着層643及び半田付け可能な金属層642は、エッチングした壁部624の頂部面に対応するマスクのオーバーチャを通してCVDまたはスパッタ技術によって被着される。半田層644はパターニングした半田付け可能な金属上にマスクを通してスパッタリングを行うかまたは無電解めっきによって被着される。

【0028】半田は装置のリフロー温度特性及び α 線放射率感度によって決定される正確な組成の選択において、鉛を含んでいる材料または鉛を含んでいない材料の何れであっても良い。装置を封止するのに有効な半田は極低温インジウム材料、Sn、Ag、Cu及びSbから成る鉛を含まない複合材料（鋳物：Castin）、または従来のSn/Pb半田の何れかであることができる。

【0029】2枚のウェハは光学的または機械的手段によって位置合せされる。ウェハの集合体は環境制御式チャンバ中に導かれて、プログラムした温度で加熱して半田をリフローさせると共に、個々の装置を封止する。温度及び環境上の組成は選択された半田組成に依存している。半田のリフロープロセスは工業上周知であり、特定の条件は半田の製造業者によって提供される。

【0030】能動MEM装置を有する基板ウェハ、異方性エッチングによって形成すると共に半田相容性金属を有するキャビティ及び壁部のアレイを備えたキャップウェハ、及びキャビティ壁部の頂部面を覆う半田層を備えたウェハ集合体、それに半田リフローによって接着した各ウェハは個々のチップへの切出し及び外部の電気的コンタクトを有する最終アセンブリに対する準備ができています。

【0031】一実施例において、半導体装置のコンタクトパッドは能動装置としてオンチップ・メタライゼーションのみを有する。絶縁または付加的金属は何ら設けられておらず、それなりにこの装置はガラス封止の実施例で前に説明したようにプラスチックパッケージへのアセンブリに対する準備ができています。

【0032】図7に示すまた別の実施例において、コンタクトパッドは以下の金属層、即ち、オンチップ・メタライゼーションと同様の層713a、接着層726及び半田付け可能な金属層730を備えている。接着及び半田相容性層はCVDまたはスパッタリングによって被着され、図6aで説明したと同じオペレーションでバタニングされている。コンタクトパッド713a上のAuまたはPdから成る半田付け可能な金属層730はワイヤボンディングと両立可能であり、または図7に示すように、例えばボールグリッドアレイ(BGA: ball grid array)またはチップスケールパッケージ(CSP: chip scale package)等のエリアアレイパッケージングのために直接基板と接合するように半田ボール750によってキャップ716中のホール718を通してコンタクトすることができ

る。

【0033】図8はキャップウェハの第2の面835の一部分の概略図を提供している。スクライブストリート826のアレイはアセンブルした装置を分離するために設けられている。ウェハを通してホール818は各装置領域内に設けられている。電気的導電性金属及び半田844によって覆われている頂部面を有するキャビティ壁部の位置及び領域は金属によって輪郭を描かれている。キャビティ壁部の導電性頂部面844は、前述したように、誘電体膜によって能動装置から絶縁分離した電気的導電性リングをもたらしめている。また別の実施例では、導電性リングは予め選択した位置で電気的にコンタクトして、能動装置のアースリングを形成する。

【0034】ウェハスケール封止装置のガラス封止と

比較した半田の幾つかの利点は、潜在的により低い温度処理と、各装置の周囲のキャップ封止における電気的アースリングの有用性と、次のレベルの相互接続に対する半田コンタクトを有するBGA及びCSP等のより新しい領域アレイパッケージと各装置が両立可能であるということである。

【0035】シリコン基板及びキャップの中に包まれる半導体チップを有するウェハレベルのパッケージについて好ましい実施例を説明したが、この方法はマルチチップ機能デバイスを形成するウェハレベルパッケージの各キャビティ内の多数のチップに応用可能であることを了知すべきである。

【0036】要約すると、改良式MEMウェハレベル封止装置と、ウェハが個々の装置に切り出される前に半導体基板上に作り込んだMEM装置の製造方法を示してきた。各個々の装置は、キャビティの位置が基板ウェハ上の能動装置の位置に対応している第2のシリコンウェハに所定サイズにキャビティをエッチング形成することによってハーメチック・エンクロージャの中に封止される。キャビティの頂部面はマスク中のアパーチャを介してスパッタリングで被着したガラス膜で覆われている。2枚のウェハは位置合せされ、ガラスをリフローして、各能動装置の周囲にハーメチックシールを形成する。キャップを通したホールは、能動回路に電気的に接続した基板上的コンタクトパッドと位置合せしている。

【0037】薄いガラスはガラスの流れ出しを最小限に抑え、狭いキャビティ壁部と結合し、能動回路及び露出したコンタクトパッドの間の導体の長さを短く維持できるようにすることによって、導体の抵抗を最小化している。このコンパクトな設計は更に、より大きな導体スペーシングを必要とするプロセスにおけるよりもウェハ当たりより多くの装置の製造を可能にする。プロセス及び設備は高容積半導体生産におけるプロセス及び設備と矛盾がない。

【0038】装置が半田のリフローによって封止される、同一のエッチングしたキャップウェハ及び基板ウェハを利用する代替的プロセスについて説明した。

【0039】以上、この発明の好ましい実施例及び幾つかの代替的応用について説明したが、特許請求の範囲で述べているこの発明の精神及び範囲から逸脱することなく本願で説明した特定の詳細事項から種々の修正を行い得ることが了知される。

【0040】以上の説明に関して更に以下の項を開示する。

【0041】(1) マイクロ電気機械式ウェハレベル封止装置において、半導体基板ウェハ上に作り込んだ複数の装置と、シリコンウェハから形成したキャップウェハ、前記基板ウェハ上の能動装置に対応するパターンにエッチングした所定高さのキャビティのアレ

イ、及びエッチングされない領域を覆うガラスから成る薄膜と、前記個別装置のおのおのが所定寸法のキャビティ中に封止されるように接着剤として前記薄膜ガラスを使用して前記キャップウェハーを前記半導体ウェハーに接着することによって形成したハーメチック・シールと、前記半導体ウェハー上に作り込んだ各装置との電気的結合をもたらす前記基板ウェハーの表面に形成した少なくとも1つの導体と、前記キャビティの外部から前記導体のおのおのに対するアクセスをもたらす前記キャップウェハー中に作り込んだホールのアレイと、を具備したことを特徴とするマイクロ電気機械式装置。

【0042】(2) 第1項記載のマイクロ電気機械式装置において、前記装置はRFスイッチを備えたことを特徴とする前記マイクロ電気機械式装置。

【0043】(3) 第1項記載のマイクロ電気機械式装置において、前記各導体は等しい長さで抵抗率を有することを特徴とする前記マイクロ電気機械式装置。

【0044】(4) 第1項記載のマイクロ電気機械式装置において、前記ガラスの厚さは0.5から5.0 μm の範囲であることを特徴とする前記マイクロ電気機械式装置。

【0045】(5) 第1項記載のマイクロ電気機械式装置において、前記キャビティの各壁部は厚さが0.05から0.2mmの範囲にあるシリコンを備えたことを特徴とする前記マイクロ電気機械式装置。

【0046】(6) RFスイッチマイクロ電気機械式ウェハーレベル封止装置において、半導体基板ウェハー上に作り込んだ複数の装置と、前記基板ウェハー上の能動装置のおのおのに対応するパターンにエッチングした所定高さのキャビティのアレイを有するシリコンウェハーから形成したキャップウェハーであって、前記キャビティの各壁部の厚さが0.05から0.2mmの範囲にあり、かつエッチングされない領域を覆うガラスからなる薄膜の厚さが0.5から5.0 μm の範囲にある前記キャップウェハーと、各個別装置が所定寸法のキャビティ中に封止されるように、前記薄膜ガラスを接着剤として使用して前記半導体ウェハーに前記キャップウェハーを接着することによって形成するハーメチック・シールと、前記基板ウェハー上に作り込んだ各装置に対する電気的結合をもたらす前記基板ウェハーの表面に形成した等しい長さ及び抵抗率の1つ以上の導体と、キャビティの外部からの前記導体のおのおのに対するアクセスをもたらす前記キャップウェハー中に作り込んだホールのアレイと、を具備したことを特徴とする前記RFスイッチマイクロ電気機械式ウェハーレベル封止装置。

【0047】(7) 第1項記載のマイクロ電気機械式ウェハーレベル封止装置において、前記装置は多数のチップを備えたことを特徴とする前記マイクロ電気機械式ウェハーレベル封止装置。

【0048】(8) プラスチック封止型マイクロ電気機

械式装置において、シリコンキャップ中のキャビティ内に封止される半導体装置であって、前記キャップがガラスから成る薄膜によって装置基板に接着されてなる前記半導体装置と、前記装置に電気的に結合すると共に、封止したキャビティの外部に伸長し、かつおのおのが前記キャップ中のホールによってアクセス可能である前記装置基板上の1つ以上の導体と、前記導体のおのおの及びリードフレーム間の各ワイヤボンダ接続部と、を具備し、前記各装置がプラスチック成形材料中に封止され、を特徴とする前記プラスチック封止型マイクロ電気機械式装置。

【0049】(9) マイクロ電気機械式ウェハーレベル封止装置を形成する方法において、各装置と電気的に結合する表面に少なくとも1つの導体を有する半導体基板ウェハー上に作り込んだ複数の装置をもたらす段階と、前記基板ウェハー上の能動装置に対応するパターンにエッチングした所定高さのキャビティのアレイを有するシリコンウェハーから形成したキャップウェハー、エッチングされない領域を覆うガラスから成る薄膜、及び前記導体のおのおのに対するアクセスをもたらす前記キャップ中に作り込んだ少なくとも1つのホールをもたらす段階と、前記基板ウェハー及びキャップウェハーを位置合せする段階と、各個別装置を所定寸法のキャビティ中に封止するように前記薄膜ガラスを接着剤として使用して加熱によって前記キャップウェハーを前記半導体ウェハーに接着する段階と、ウェハー集合体を個々のチップに切断する段階と、を具備したことを特徴とする前記方法。

【0050】(10) 第9項記載の方法において、前記キャップウェハー中の各キャビティは、フォトリソグラフィックパターンを通してシリコンを異方性エッチングすることによって形成することを特徴とする前記方法。

【0051】(11) 第9項記載の方法において、アパーチャの所定のパターンを有するマスクを通してスパッタリングすることにより、ガラスを被着することを特徴とする前記方法。

【0052】(12) 第9項記載の方法において、前記薄膜ガラスはフォトリソグラフィ及びエッチングを使用してパターンニング形成することを特徴とする前記方法。

【0053】(13) 第9項記載の方法において、前記キャップウェハー中の各ホールはフォトリソグラフィックパターンを通して異方性エッチングを行うことによって形成することを特徴とする前記方法。

【0054】(14) 第9項記載の方法において、各装置は前記キャップウェハー中の各ホールを介してプローブを位置決めすると共に、前記各導体とコンタクトすることによってウェハーの状態に電気的にテストすることを特徴とする前記方法。

【0055】(15) マイクロ電気機械式ウェハーレベル封止装置において、半導体基板ウェハー上に作り込ん

だ複数の装置と、前記基板ウェハー上の各能動装置に対応するパターンにエッチングした所定高さの各キャビティのアレイを有するシリコンウェハーから形成したキャップウェハー、及びエッチングされていない領域を覆う半田相容性金属から成る層に接着した半田から成る膜と、前記半導体ウェハー上に作り込んだ各装置に対する電気的結合をもたらす前記基板ウェハーの表面上に形成した少なくとも1つの導体であって、該導体は更に誘電体膜及び半田相容性金属層によって覆われてなる前記導体と、装置が所定寸法のキャビティ中に封止されるように、前記半田を接着剤として使用して前記半導体ウェハーに前記キャップウェハーを接着することによって生成するハーメチック・シールと、キャビティの外部から前記導体のおのおのに対するアクセスをもたらす前記キャップウェハー中に作り込んだホールのアレイと、を具備したことを特徴とする前記マイクロ電気機械式装置。

【0056】(16)第15項記載のマイクロ電気機械式装置において、前記キャップ中の前記各ホールを通して各導体に固着される半田ボールを更に具備したことを特徴とする前記マイクロ電気機械式装置。

【0057】(17)第15項記載のマイクロ電気機械式装置において、前記キャップ上の各金属層によって生成した各個別装置を取り囲む電気的アースリングを更に具備したことを特徴とする前記マイクロ電気機械式装置。

【0058】(18)マイクロ電気機械式ウェハーレベル封止装置を形成する方法において、各装置に電気的に結合した表面上の少なくとも1つの導体を有する半導体基板上に作り込んだ複数の装置をもたらす段階と、前記基板ウェハー上の能動装置のおのおのに対応するパターンにエッチングした所定高さのキャビティのアレイを有する、シリコンウェハーから形成したキャップウェハー、エッチングされない領域を覆う半田相容性金属から成る層及び半田から成る層、及び前記導体のおのおのに対するアクセスをもたらす前記キャップ中に形成した1つのホールのアレイをもたらす段階と、前記基板ウェハー及びキャップウェハーを位置合せする段階と、各個別装置が所定寸法のキャビティ中に封止されるように、前記半田及び各金属層を接着剤として使用して前記半導体ウェハーに前記キャップウェハーを接着する段階と、ウェハー集合体を個々の装置に切断する段階と、を具備したことを特徴とする前記方法。

【0059】(19)第18項記載の方法において、前記半田相容性金属及び半田はアパーチャの所定のパターンを有するマスクを通してスパッタリングすることによって被着することを特徴とする前記方法。

【0060】(20)第18項記載の方法において、前記半田は無電解めっきによって被着することを特徴とする前記方法。

【0061】(21)半導体ウェハー上に作り込んだ改

良式ウェハーレベル封止型マイクロ電気機械式装置及び技術的現状のウェハー形成及びパッケージングを使用したその製造方法。この装置は、各装置を取り囲むキャビティを有するエッチングしたシリコンウェハーに能動回路を有するシリコンウェハーを接着すると共に、薄膜ガラス封止または半田封止の何れかによって2板のウェハーを接着することによって生成されるハーメチックキャビティ内に含まれる。エッチングしたウェハー及び薄膜によって各導体は最小の長さに保たれると共に、回路の改良式電気的制御にマッチする。更に、この装置は半田封止型装置のアースリングに対する能力を有する。各装置はワイヤボンディング技術を用いてプラスチックパッケージ中にパッケージするか、またはエリアアレイ半田接続式パッケージに半田接続することができる。

【図面の簡単な説明】

【図1】エッチングしたキャップ及び薄膜ガラスボンディングを有するウェハーレベルのパッケージ内に封止した装置の断面図である。

【図2】フリットガラス壁部を有する半導体ウェハーレベルパッケージ内に封止した装置（従来技術）の斜視断面図である。

【図3】aは基板への接着の前のキャップウェハーの断面図であり、bはキャップウェハーの一部分の平面図である。

【図4】aはウェハーレベルのパッケージ内に封止した装置を収めるプラスチックパッケージの断面図であり、bはウェハーレベルのパッケージ内に封止した装置を収めるプラスチックパッケージの切取り平面図である。

【図5】エッチングしたキャップ及びキャップと基板ウェハー間の半田封止を有するウェハーレベルパッケージ内に封止した装置の断面図である。

【図6】aはキャップウェハーに対する半田封止の前の基板ウェハー上の絶縁体及び金属層の断面図であり、bはキャップウェハーに対する半田封止の前のキャップウェハー上の絶縁体及び金属層の断面図である。

【図7】エッチングしたキャップ及びキャップと基板間の半田封止を有すると共に、導体に固着する半田ボールを有するウェハーレベルのパッケージ内に封止した装置の断面図である。

【図8】アースリングをもたらすことができる金属リングを有するキャップウェハーの平面図である。

【符号の説明】

111, 511 基板ウェハー

112 半導体装置

113 導体リード

113a, 613a, 713a コンタクトパッド

114 ガラス薄膜

115, 515, 615 キャビティ

116, 516, 616, 716 キャップウェハー

118, 518, 618, 718 ホール

(9)

特開2001-144117

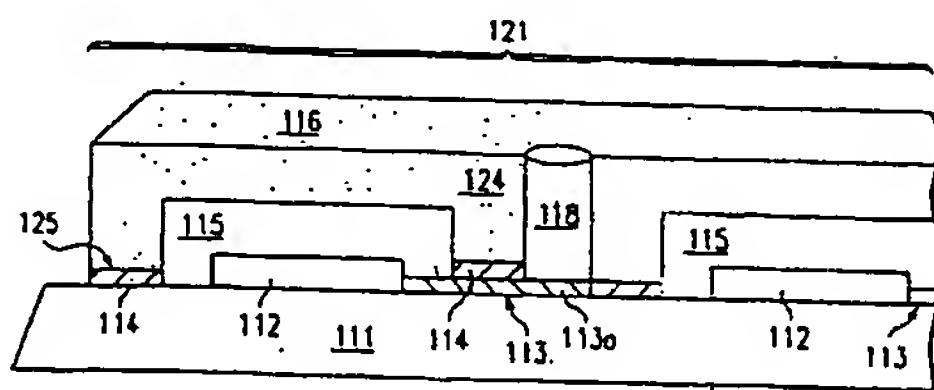
15

16

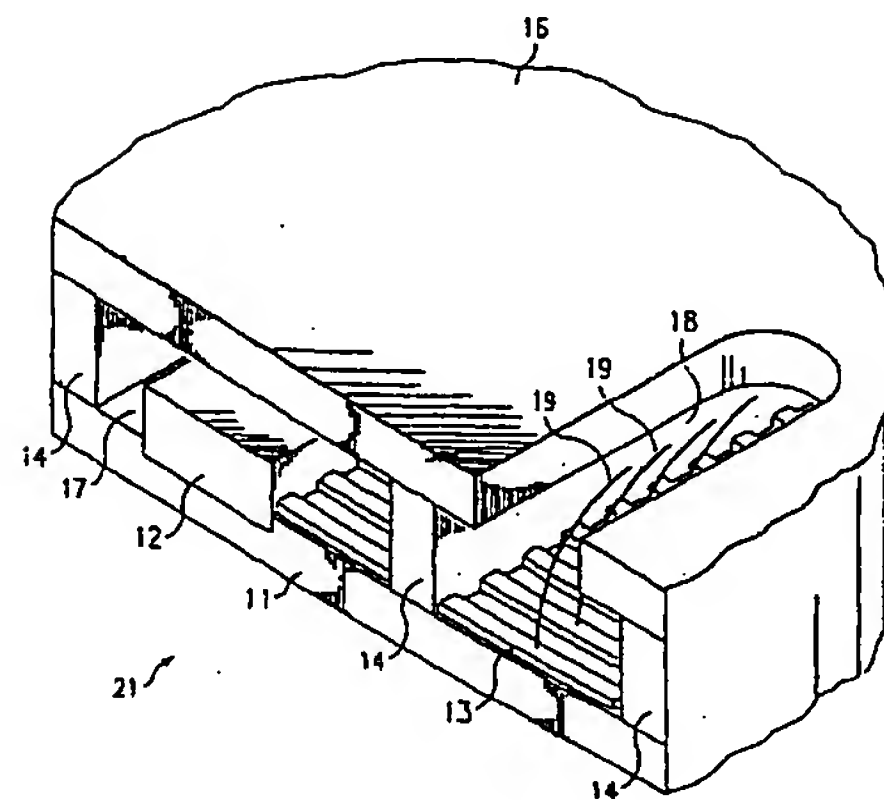
121 ウェハーレベルパッケージ
124, 524 キャビティ壁部
125 第1の主面(頂部)
126 スクライブストリート
135 第2の主面
501 MEM
512 ウェハーレベル封止装置
544, 644 半田層

611 能動回路
613 導体
625 誘電体膜
626, 643, 726 接着層
630, 730 金属層
750 半田ボール
844 電氣的導電性リング

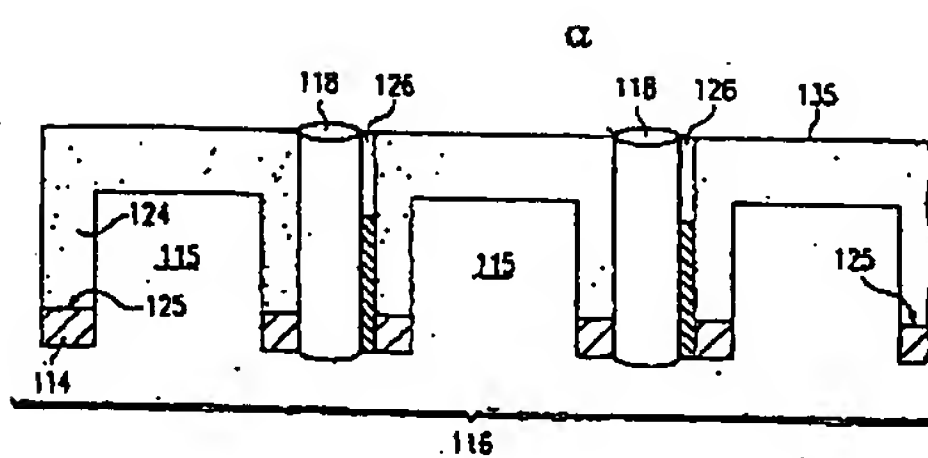
【図1】



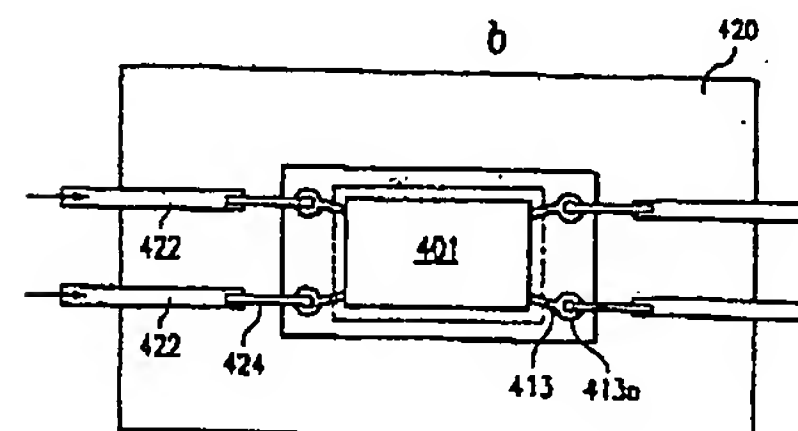
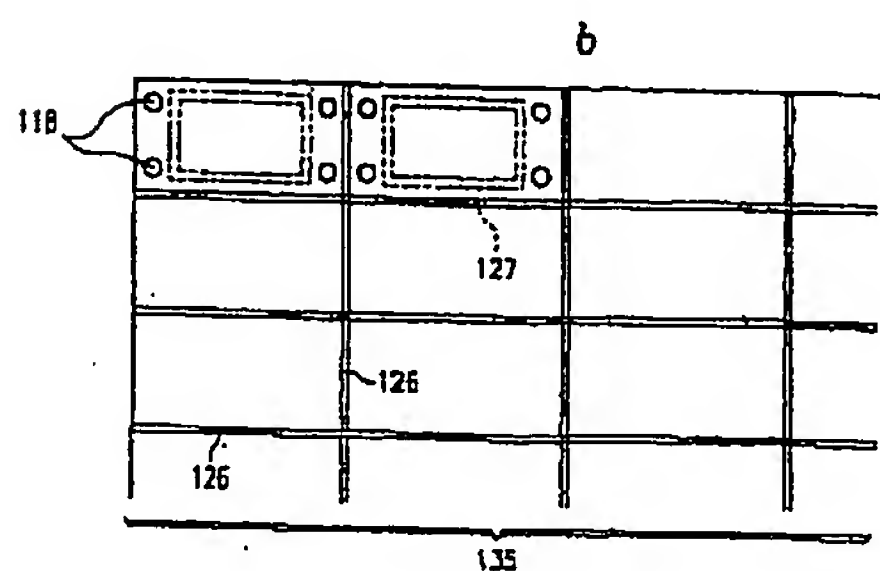
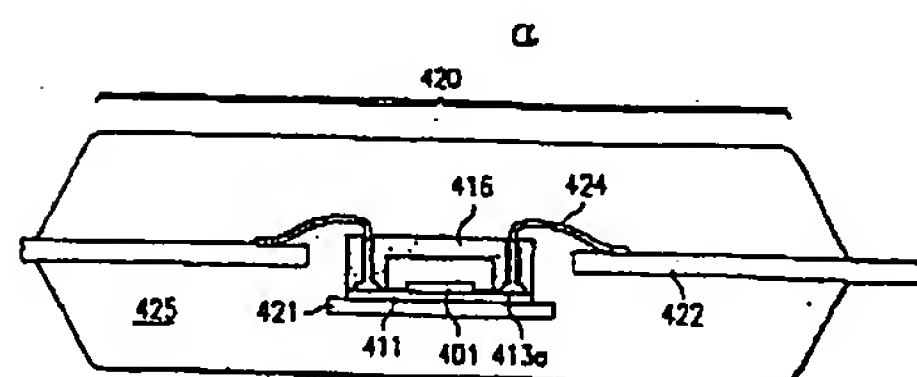
【図2】



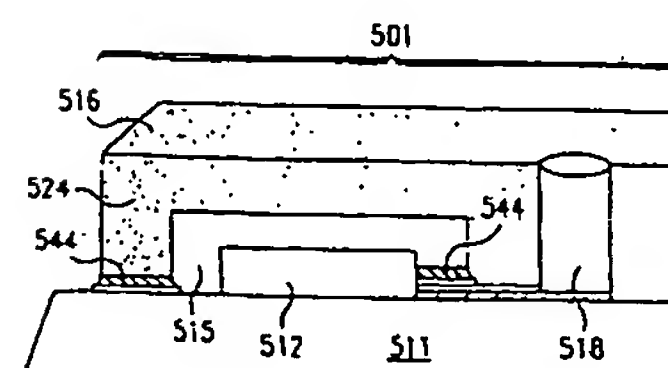
【図3】



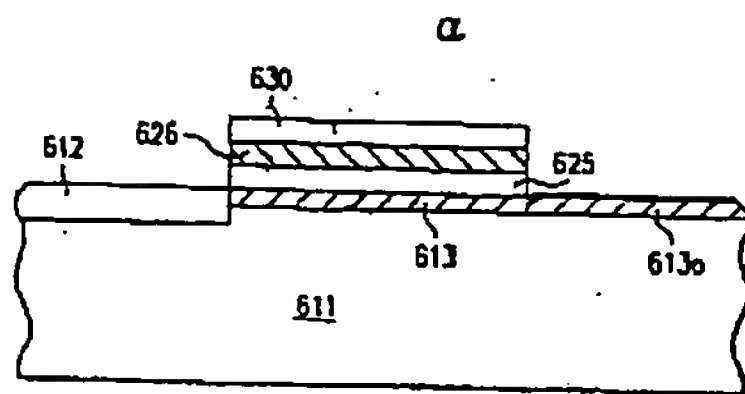
【図4】



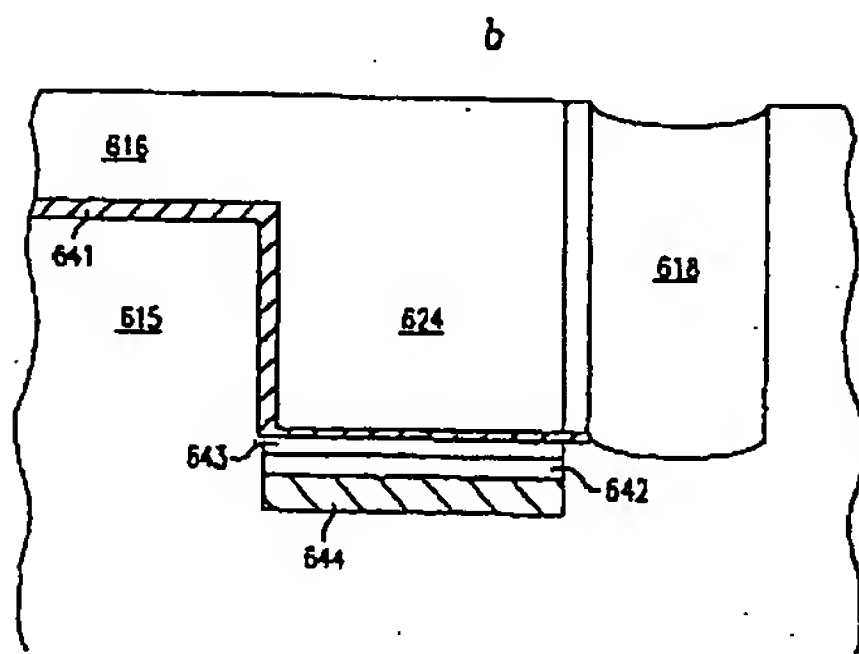
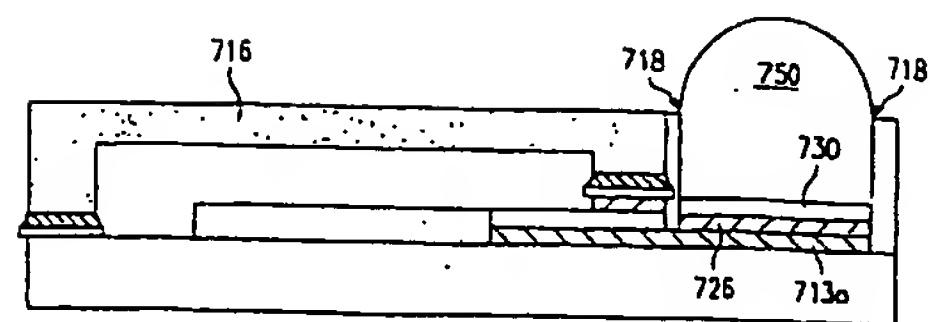
【図5】



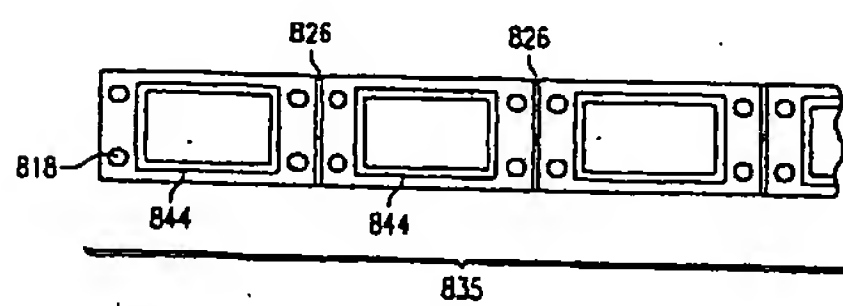
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 ツェン - フワン リン
 アメリカ合衆国 テキサス、ダラス、ベン
 チマーク ドライブ 18011